

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭59—123383

⑤ Int. Cl.³
H 04 N 7/13
// H 04 B 1/66
12/02

識別記号

庁内整理番号
8321—5C
7406—5K
7830—5K

③ 公開 昭和59年(1984)7月17日
発明の数 1
審査請求 未請求

(全 5 頁)

⑭ 帯域圧縮処理方式

① 特 願 昭57—230289

② 出 願 昭57(1982)12月29日

⑦ 発 明 者 津田俊隆
川崎市中原区上小田中1015番地
富士通株式会社内

⑦ 発 明 者 松田喜一
川崎市中原区上小田中1015番地
富士通株式会社内

⑦ 発 明 者 岡崎建
川崎市中原区上小田中1015番地
富士通株式会社内

⑦ 発 明 者 本間敏弘

川崎市中原区上小田中1015番地
富士通株式会社内

⑦ 発 明 者 牧新一

川崎市中原区上小田中1015番地
富士通株式会社内

⑦ 発 明 者 福田裕

川崎市中原区上小田中1015番地
富士通株式会社内

⑪ 出 願 人 富士通株式会社

川崎市中原区上小田中1015番地

⑭ 代 理 人 弁理士 青柳稔

明 細 書

1. 発明の名称

帯域圧縮処理方式

2. 特許請求の範囲

画面信号列に対して駒落し処理して選択した画面信号について精精度差分符号化を行ない、残った画面信号に対してはその前後の画面信号から求めた補間値に対する当該画面信号の差分について粗精度差分符号化を行ない、これらの差分符号化信号を受信側へ送出することを特徴とする帯域圧縮処理方式。

3. 発明の詳細な説明

発明の技術分野

本発明は、画面信号の伝送に際して行なう帯域圧縮処理方式に関する。

従来技術と問題点

データ伝送などでは帯域圧縮を行なうことが多いが、フィールド又はフレーム単位で情報が送られる画像情報伝送ではこの帯域圧縮の1手段として駒落し符号化がある。これは第1図に示すように

画面信号をA、B、C……と送って行ってDでバッファメモリが一杯になると信号Dは破棄し、次は信号E、F……と送って行く。受信側では画面信号Dが欠けるから、これは前の信号Bで代用する。この方法は簡便ではあるが前と同じ画面がでたりするので不円滑な感じがでるのは避けられず、特に動きの速い画面ではそれが目立つ。そこで動きを補償する、つまり動きの速い画面の帯域圧縮にはそれなりの方法をとるという方式もあるが、制御等が複雑になる。

発明の目的

本発明は動きの速い画面についても不自然さを感じさせず、伝送量節減は充分行なわれ、制御も比較的単純な帯域圧縮方式を提供しようとするものである。

発明の構成

本発明の帯域圧縮処理方式は画面信号列に対して駒落し処理して選択した画面信号について精精度差分符号化を行ない、残った画面信号に対してはその前後の画面信号から求めた補間値に対する当

該画面信号の差分について粗精度差分符号化を行ない、これらの差分符号化信号を受信側へ送出することを特徴とするが、次に実施例を参照しながらこれを詳細に説明する。

発明の実施例

第2図は符号化の原理を説明する図で、鎖線Lの左側は符号化が済んだ領域、同右側はこれから符号化する領域を示す。Xは符号化済み画面（フィールド又はフレーム）情報の最終のもの、1、2、3はこれから符号化される画面情報の1、2、3番目のものを示す。(1)は連続モードつまり駒落しをしない場合で画面信号1、2、3……は欠落することなく全て符号化して送出する。(2)は1/2モードで、画面信号を2つに1つの割合で欠落させ、従って1フィールド2フレーム構成なら一方が落されて1フィールド1フレーム構成となる。(3)、(4)は1/3モード、1/4モードで画面信号を3つに2つ、4つに3つの割合で欠落させる。欠落させた駒は従来では単純廃棄し、受信側へは送らない。即ち第3図は差分符号化(DPCM)。

第4図でこれを説明すると、①、⑤は従来方式で駒落ししない画面信号、②、③、④は従来方式で駒落しする中間部画面信号である。従って従来方式なら①の前信号に対する差分、⑤の①に対する差分……が送られ、②、③、④は送られないから受信側で補間し、この補間方法としては単純に前のを繰り返す方式及び平均（比例）をとる方式などがよく採用されるから前者なら点2'、3'、4'、後者なら点2''、3''、4''が作られるに過ぎない。本発明では信号①、②、③、④、⑤を全て送る。但し、①と⑤は従来と同様な精度で差分を送るが、中間の②、③、④については次のように処理する。即ち①と⑤の平均値として3''を求め、これと③との差⑤を求め、該差に対して粗い量子化をしてそれを送る。同様に①と⑤、③と⑤の平均値を求め、該平均値と②、④との差②、④を求め、その差に対し粗い量子化をしてそれを送出する。このようにすれば実質的に信号①、②、③、④、⑤を送ったと同様の結果が得られ、しかも伝送量は、②、③、④及び、①と⑤の各差分で

回路を示すもので、入力信号S₁を減算点12で予測信号S₂と比較し、その差分を符号器10に加えて出力差分信号S₃とする。これは図示しないバッファメモリ等を介して受信側へ送出される。信号S₂とS₃は加算点14で加算し、1フレーム遅延素子16、18……に加えて予測信号S₂を作る。バッファメモリが一杯になるとスイッチSW₁を接点aから接点b側へ切替える。接点bはグラウンドに落されているので差分は0、信号S₂は0となる。こうして1フレームを落したときはスイッチSW₂を接点aから接点bに切替え、2フレーム前の加算点14の出力(S₂+S₃)を予測信号S₂とする。2フレーム続けて欠落させる場合はスイッチSW₂を接点cへ切替え、駒落し前の加算点14の出力を予測信号とする。

本発明ではこのように駒落しして受信側へは全く送らないのではなく、動きを考慮して予測した信号S₂を構成し、かつこの場合の差分に対しては非常に粗い（レベル数の少ない）量子化を行なう。

ありかつ前者に対しては粗い量子化であるから、単純に信号①～⑤の差分を同じ精度の量子化で送る場合に比べて大幅に節減される。

また本発明方式では、駒落し（実際に欠落させるのではないことは前述の通り）の率はバッファメモリの満空に応じて連続モードから1/2、1/3……モードへ随時変更する。次にこれを第5図～第7図を参照しながら説明する。第6図と第7図は1枚の図面を分割して示すもので、第6図の次に第7図が続き、これらは右端が揃っている。第5図で第3図と同様な部分には同じ符号が付してある。22は6入力の中から1つを選択するスイッチ、24は6入力の中から3つを選択するスイッチ、26は制御回路、28はフィルタ部で、係数 α 、 β の乗算器30、32と加算器34を備える。入力信号S₁が入力するとこれは1フレーム遅延回路FM₀～FM₁を巡してスイッチ22に入力し、該スイッチの入力A₀～A₁は第6図のA₀～A₁に示すように順次1フレームずつ遅れたものとなる。ここでX、1、2、……は第2

図で説明した信号である。スイッチ22に制御回路26から制御信号CONT1が入り、これが第7図に示すように4, 3, 2, ……を指令するものであると(これらは1/4モード、1/3モード、1/2モード……を意味する)、スイッチ22は第6図S₁に示す入力選択を行ない、出力S₂を生じる。例えばS₁の最初はA₁で、このときのA₁はXであるからS₂=Xとなる。以下これに準じる。

スイッチ24も入力側に1フレーム遅延素子FM₁₀~FM₈を備え、入力C₈が入るとこれを1フレーム時間ずつ順次遅延させた信号C₈~C₁が入る。ここで入力C₈は信号S₁の予測信号であるので、同じ数字又は文字に'を付して示す。スイッチ24にはまた制御回路26から制御信号CONT2が入力し、これは1フレーム時間遅れているだけで内容はCONT1と同じである。この信号CONT2を受けるとスイッチ24は第7図に示す内容の出力X₁, X₂, X₃を生じる。即ちCONT2は出力X₁に対しては第7図S₈の内

容C₈, C₇, ……の選択指示を与え、従って出力X₁は図示の如くX', 4', 2', ……となる。また出力X₂, X₃に対してはS₁, S₁₀の如き選択指示を与え、該出力X₂, X₃は図示の如くなる。出力X₃は局部復号化出力を構成する。フィルタ28に与えられる制御信号CONT3は、乗算器30, 32の乗算係数 α , β を図示の如く指定する。フィルタ部28の出力S₃は $S_3 = -\alpha X_1 + \beta X_2$ であって、第6図のS₃欄の如くなる。

第6図のS₃欄をみれば明らかなように最初はS₃=X'であり、これがS₃=4に対する予測信号となる。ここではX₁2345……なる入力信号S₁の最初の4つ1234を1/4モードで符号化するとしているから、前述のように(第2図参照)最初に行なうのは最後の信号4に対する通常精度のDPCMである。従って予測信号としてはX'であってよい。次の符号化は2番目の信号2がその対象であり、この予測信号は(X'+4')/2として作る。第6図でもこの場合の

S₃は2, S₃は $4' \times 1/2 + X' \times 1/2$ となっている。次は1番目の信号1であり、その予測信号は $(2' + X')/2$ 、その次は3番目の信号3、その予測信号は $(2' + 4')/2$ である。第6図でもそのようになっている。次の符号化は1/3モードで、またその次の符号化は1/2モードで行なわれ、これらの符号化手順は第2図に示す通りで、第6図でもそのようになっている。

発明の効果

以上説明したように本発明では送信側で画面信号列に対して複数種の駒落しを施して選択したとびとびの画面信号に対して精精度差分符号化を行ない、残された中間の画面信号に対してはその前後の画面信号から求めた補間値との差分につき粗精度差分符号化を行ない、これらを伝送するので、全画面信号を送りながら伝送量は節減でき、画質劣化を招くようなことはないという利点を得られる。

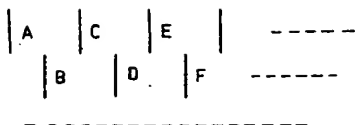
4. 図面の簡単な説明

第1図および第3図は駒落しの概要説明図、第2図および第4図は本発明の原理説明図、第5図は本発明の実施例を示すブロック図、第6図および第7図は第6図の動作説明図である。

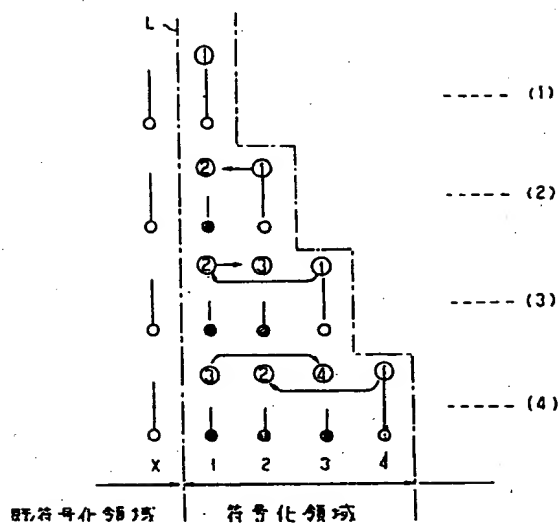
図面でX₁, 2, 3, ……は画面信号、10は符号器、S₁, S₈は入力信号、S₃は予測信号、S₃には差分符号化信号である。

出 願 人 富 士 通 株 式 会 社
代理人 弁 理 士 青 柳 稔

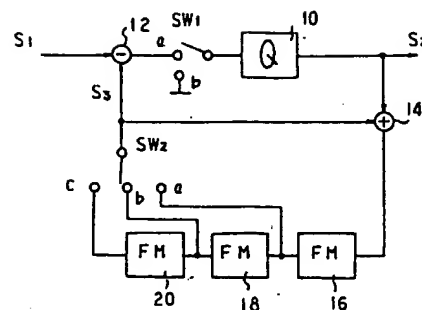
第 1 図



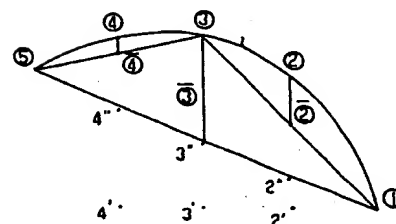
第 2 図



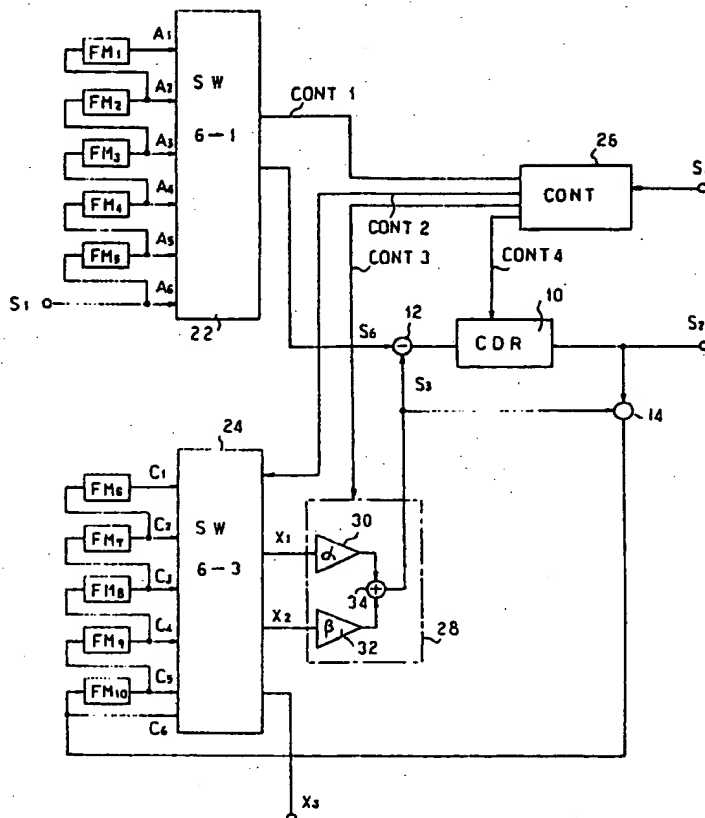
第 3 図



第 4 図



第 5 図



第 6 図

Figure 1 shows a series of 12 horizontal bars, each representing a different position in a 21-position code. The bars are labeled A6, A5, A4, A3, A2, A1, S7, S6, S3, C6, C5, C4, C3, C2, C1. Above the bars are numbers 1 through 21. The bars contain various symbols (X, numbers, primes, fractions) representing the code positions. For example, A6 contains X, 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15, 16, 17, 18, 19, 20, 21. S3 contains a table of fractions and symbols. C1 contains X, 4', 2', 1', 3', 7', 5', 6', 9', 8', 10', 11', 13', 12'.

第 7 圖

S_8	C_5	C_3	C_3	C_4	C_2	C_3	C_3	C_3	C_4	C_3	C_3	C_3	C_3	C_3	C_3	C_3	C_3	C_3	
X_1	X'	$4'$	$2'$	$2'$	$4'$	$7'$	$5'$	$7'$	$9'$	$9'$	$10'$	$11'$	$13'$	$13'$	$16'$	$14'$	$16'$	$20'$	
α	1	$\frac{1}{2}$	$\frac{1}{2}$	$\frac{1}{2}$	1	$\frac{2}{3}$	$\frac{1}{2}$	1	$\frac{1}{2}$	1	1	1	$\frac{1}{2}$	1	$\frac{3}{4}$	$\frac{1}{2}$	1	$\frac{1}{2}$	
S_9		C_4	C_3	C_3		C_1	C_4		C_2				C_4		C_3	C_4		C_2	
X_2		X'	X'	$4'$		$4'$	$7'$		$7'$				$11'$		$13'$	$16'$		$16'$	
β	0	$\frac{1}{2}$	$\frac{1}{2}$	$\frac{1}{2}$	0	$\frac{1}{3}$	$\frac{1}{2}$	0	$\frac{1}{2}$	0	0	0	0	$\frac{1}{2}$	0	$\frac{1}{3}$	$\frac{1}{2}$	0	$\frac{1}{2}$
S_{10}			C_3	C_4	C_3	C_1	C_3	C_3	C_2	C_3	C_3	C_4	C_4	C_3	C_3	C_3	C_3	C_2	
X_3			$1'$	$2'$	$3'$	$4'$	$5'$	$6'$	$7'$	$8'$	$9'$	$10'$	$11'$	$12'$	$13'$	$14'$	$15'$	$16'$	

CONT 1

CONT 2

CONT 3

CONT 4